

8 比特画中画彩色电视机的设计

曾广兴

(广东工学院电气工程系,广州,510090)

摘要 本文提出了一种采用单片高速视频 ADC 及 64KbRAM 的 8 比特画中画彩色电视机的设计方法及电路组成原理,经主观测试表明,子画面图像质量优良,且集成化程度高,便于批量生产及实现商品化。

关键词 画中画; 数字化; 子画面; 主画面; 场存储器

中图资料法分类号 TN941.3; TN941.1

引言

随着电视技术的迅速发展,电视机的形式也层出不穷,昔日的幻想已成为现实,立体电视、双伴音电视、多画面电视和数字电视也都应运而生。画中画彩色电视机是多画面电视机中最常见的一种,它可在同一个电视屏幕上同时收看两个频道的节目,一般子画面的面积为屏幕面积的 1/9,并且要具有相当高的清晰度,子画面实际上是数字化的电视机。

日本日立公司于 1978 年首先研制成功具有双画面功能的画中画彩电,并于八十年代初小批量进入市场。近几年随着 LSIC 的发展,日本及欧美各大公司生产的数字电视机几乎都具有画中画功能。

我国对画中画电视系统的研制起步较晚,1988 年南京无线电厂在上海工业大学的配合下最先研制成功熊猫 18" 双画面彩色电视机,基本实现国产化,但由于子画面只采用 4 位量化,量化噪声大,有较明显的假轮廓干扰,而且子画面信号处理电路由 70 多块 IC 组成,不利于高科技的产业化。1990 年上海工业大学研制出 6 比特画中画彩电,数字电视部分采用 40 片 IC,但图像质量还可进一步提高。

我们采用 8 比特视频高速 ADC 和 64KbRAM 研制成功的画中画彩电,量化信噪比及图像质量大大提高,数字电视部分的 IC 下降为 35 片,便于大批量生产,实现商品化。下面介绍它的设计方法、电路组成原理。

1 设计功能及参数

1.1 本设计方案之画中画彩电的主要功能

收稿日期: 1995—01—21

- (1) 可同时收看两套电视节目;
- (2) 子画面可置于主画面屏幕四角的任一角上;
- (3) 母子画面可互相切换;
- (4) 子画面图像可“冻结”(静止);
- (5) 子画面图像可转为“动画”。

1.2 量化比特数

量化比特数的高低决定了量化信噪比的大小,其关系为^[1]:

$$S/N = 6b + 10.8 \text{dB}$$

式中 S/N 为量化信噪比, b 为量化比特数。

当量化比特数较低时($<5\text{bit}$),屏幕上会产生块状假轮廓失真,尤其在亮度缓慢变化的部位更为显著。

我们取量化比特数为 8,则 $S/N = 58.8 \text{dB}$,此时屏幕上已完全消除点状噪声干扰,并且有很高的图像质量。

1.3 图像压缩比、取样像素与取样频率

一般彩电的实际分辨力 $H \times V = 400 \times 300$,故将水平方向取样 128 个像素,并将之压缩在 $1/3$ 行正程时间内,在垂直方向取样 96 行并压缩在 $1/3$ 场正程时间内显示就相当于上述的分辨力,这时的图像压缩比为 3。由于人眼对彩色分辨力的敏感性远低于对亮度的分辨力,故原则上色信号在 H 和 V 方向的取样数可比亮度信号 Y 低一半,但实验表明若色信号的垂直取样数过低,会使彩色的垂直过渡有生硬感,据此,本设计方案的取样像素数如下:

- (1) Y 信号: 128 点/行, 96 行/场
- (2) $B-Y, R-Y$ 信号: 64 点/行, 96 行/场

取样频率由每行的取样像素数决定,行正程时间为 $52\mu\text{s}$,舍去一幅图像的边缘后约 $46\mu\text{s}$,故 Y 信号取样频率 $(f_s)_Y = 128/46\mu\text{s} = 2.78\text{MHz}$, 取样间隔 $= 46\mu\text{s}/128 = 360\text{ns}$; 色信号 C 的取样频率 $(f_s)_C = 64/46\mu\text{s} = 1.39\text{MHz}$, 取样间隔 $= 46\mu\text{s}/64 = 720\text{ns}$ 。

1.4 场存储器

彩电图像是由亮度信号 Y 及色差信号 $R-Y, B-Y, G-Y$ 组成的,而 $G-Y$ 信号可由一定比例的 $R-Y, B-Y$ 构成,因此为降低成本,我们只对 $Y, B-Y, R-Y$ 信号进行采样。 Y 信号一场存储容量 $= 128 \text{ 点/行} \times 96 \text{ 行} \times 8\text{bit} = 12\text{Kb} \times 8$,故只用二片静态 RAM6264 已足够。 $B-Y$ 信号或 $R-Y$ 信号一场存储容量 $= 64 \text{ 点/行} \times 96 \text{ 行} \times 8\text{bit} = 6\text{Kb} \times 8$,故各用一片静态 RAM6264。画中画电视设计的基本考虑之一是经济性,尽可能地提高性价比,故我们采用一场存储器方式,即一幅图像只取一场,而每场重读二次,故每秒仍显示 50 场。

1.5 读出时钟频率与读写周期

写入时钟为 2.78MHz ,故读出时钟频率为 $3 \times 2.78\text{MHz} = 8.34\text{MHz}$,读写操作应在 $1/(2.78+8.34)\text{MHz} = 90\text{ns}$ 内完成。

2 电路组成原理

图 1 为画中画彩电双画面处理部分总体框图, $Y_s, B-Y_s, R-Y_s$ 为子画面信号,经滤波及箝位放大后在时分复用脉冲 E_s, E_{B-Y}, E_{R-Y} 的作用下依次轮行将 $Y_s, B-Y_s, R-Y_s$ 送到 A/D 转

换器,即每三行取样一行,结果送入 RAM。

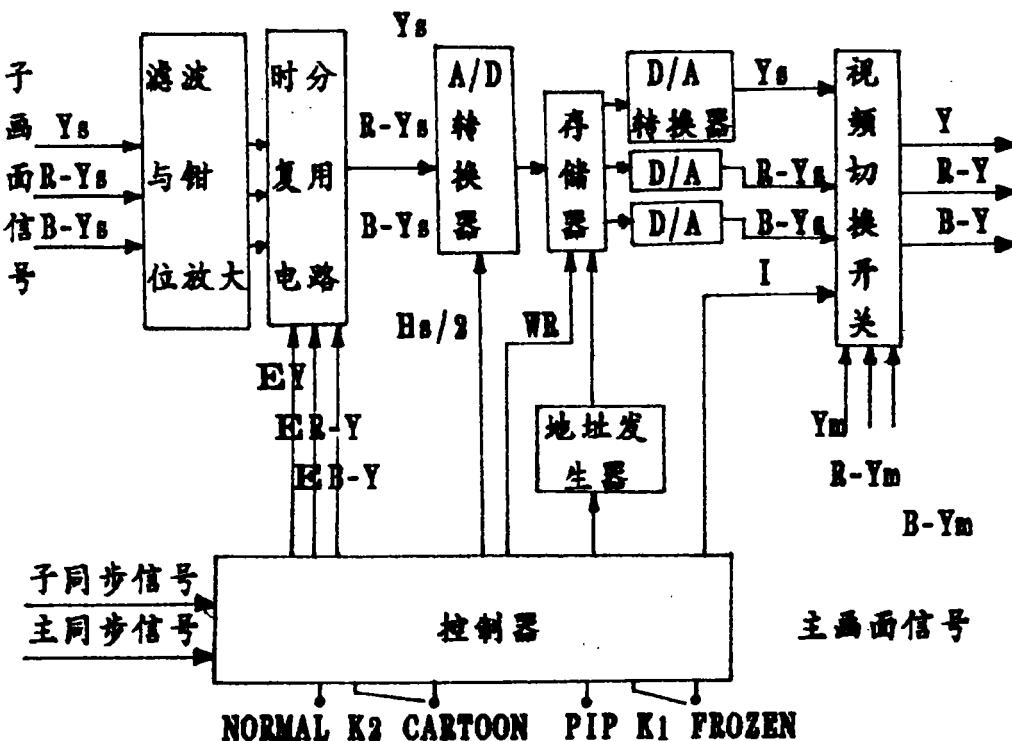


图 1 子画面信号处理电路方框图

经数字图像压缩处理及 D/A 的子画面信号 Y_s 、 $B-Y_s$ 、 $R-Y_s$ 与主画面信号 Y_m 、 $B-Y_m$ 、 $R-Y_m$ 在视频切换电路中由插入控制信号 I 控制自动切换,并经矩阵电路恢复为 Y 、 $G-Y$ 、 $B-Y$ 、 $R-Y$ 后送显像管驱动电路。下面以具体电路详细叙述设计原理。

2.1 A/D 与 D/A 转换电路

A/D 转换器采用常用的视频 ADCKSV3208,它转换速率可达 20MHz,精度为 8bit,性能优异,价格便宜。D/A 转换器则采用单片廉价的 8bit 片 DAC0808。

2.2 场存储器

本方案采用四片 64KbRAM 作为存储器,由于目前这种存储器的读写速度一般为 150ns,而 Y_s 信号总数据率要求为 90ns,为解决这一矛盾,写入前先进行串/并变换,将前后两个 8bit 数据一次性写入到 RAM 中,这相当于将 RAM 的速度提高了一倍。电路原理如图 2 所示,经 A/D 转换的 Y 信号数据 $D_0 \sim D_7$ 同时送到 U_1 和 U_2 (74LS374), U_1 、 U_2 、 U_3 为串/并变换电路,将前后二个串行像素同时写入二片 RAM6264 中。 $B-Y$ 、 $R-Y$ 信号的数据则经 U_4 、 U_5 (74LS244)缓冲后直接送入 RAM 中。读出 Y 信号时,将 RAM 中数据送 U_6 、 U_7 (74LS374)、 U_8 、 U_9 (74LS157)组成的并/串转换电路,恢复为前后两个相串的 8 位数据。

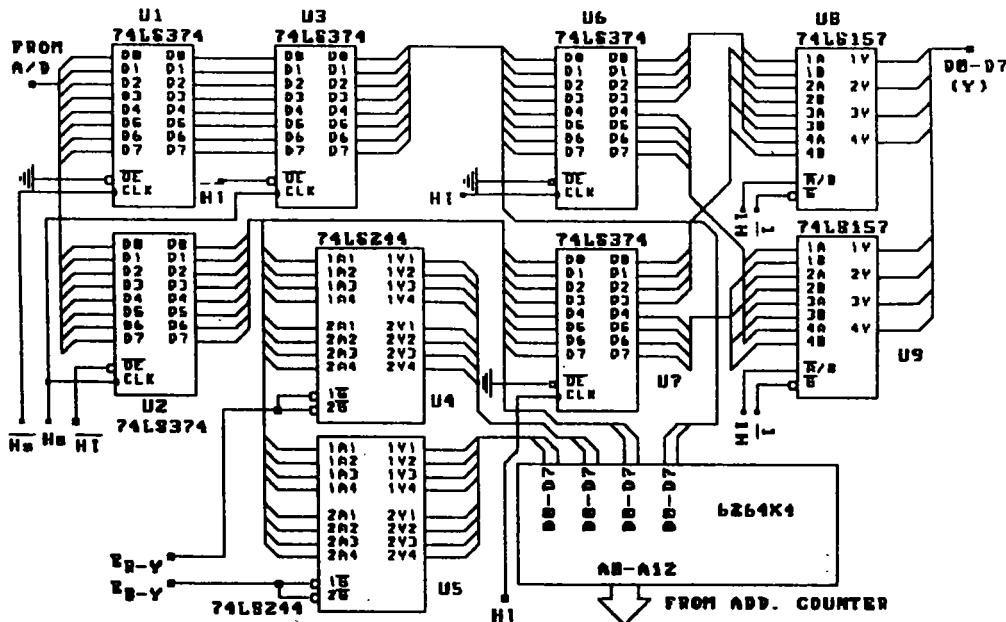


图 2 场存储器

2.3 冻结、动画及时分复用信号产生电路

电路如图 3 所示。

V_{sync} 为场同步脉冲, H_{sync} 为行同步脉冲, U_2 是移位寄存器, $S1, S0$ 为 $(1, 1)$ 时, 装入数据, 为 $(0, 1)$ 时数据右移, 故当 V_{sync} 一到, $S1, S0$ 为 $(1, 1)$, 当 $K1$ 置 PIP 端时, 装入 A, B, C, D , 为 (1000) , V_{sync} 过后, $S1, S0$ 为 $(0, 1)$, 为右移功能, 这时来一个 H_{sync} 脉冲, 数据右移一次, 因 $DSR = Q_2$, 故 $Q1, Q2, Q3$ 的 U_{sync} 移位结果为 $1 \rightarrow 0 \rightarrow 0$, 这样产生了三个时分复用控制信号 E_y, E_{b-y}, E_{r-y} 。

$K1$ 为冻结(FROZEN)及画中画(PIP)选择开关, 当 $K1$ 置 FROZEN 时, $A=0$, 使写地址计数器无计数脉冲而不发生写地址, 从而禁写仅重复读出 RAM 中的一场图像信号, 得到静止图像; 当 $K1$ 打到 PIP 端时, 为活动图像, 这时通过 $K2$ 开关可选择动画(CARTOON)或正常(NORMAL)。当 $K2$ 接 CARTOON 时, $U1$ (CD4017)为五进制计数器, 即重复读出 5 场图像而写入一场, 使屏幕上的子画面呈现动作的间歇状态而具有动画效果。当 $K2$ 置 NORMAL 时, 这时为二进制计数器, 即写一场, 重复读二场, 为正常活动的子画面。

2.4 子画位置选择电路

电路如图 4 所示。 $U1 \sim U4$ (74 LS221)均为单稳态电路, 在主画面行、场同步脉冲触发后分别形成位置控制信号 $H1, Hr, Vu, Vd$, 通过位置选择端选通不同的组合, 并经与门形成行窗口 H_w 及场窗口 V_w 信号。这样子图像在屏幕的显示位置如图 5 所示, 相应在右上角、左上角、左

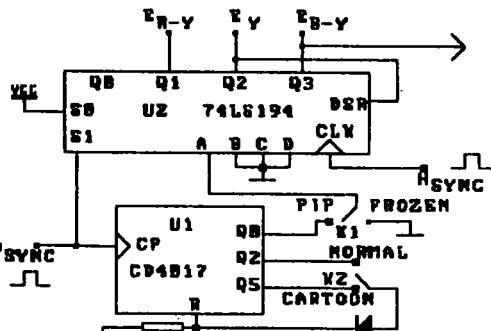


图 3 冻结、动画及时分复用信号产生电路

下角、右下角。 H_w 与 V_w 相与后得到子画面插入控制信号 I , 送视频切换开关电路。

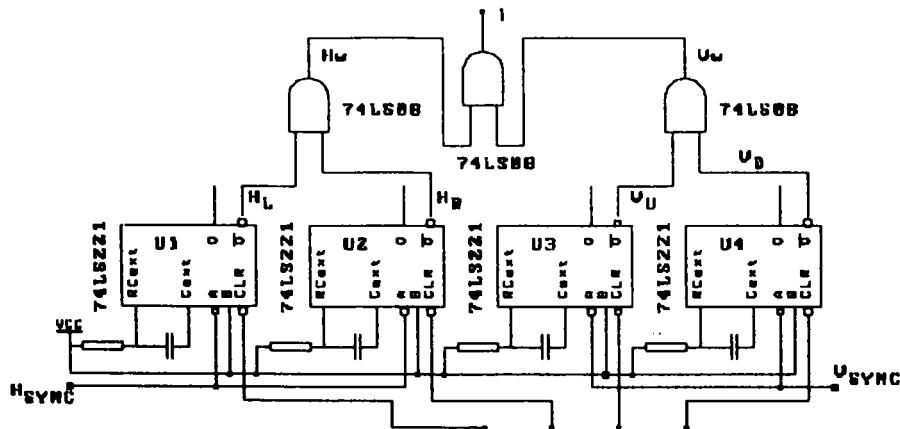


图 4 子画面位置选择电路

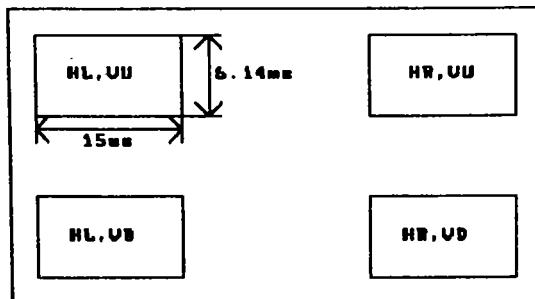


图 5 不同组合情况下子画面的移位

2.5 子画面边框加亮电路

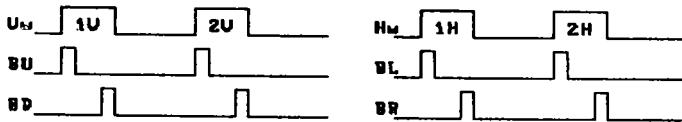


图 6 边框加亮时序

具体实现时序如图 6 所示, 而其具体电路如图 7 所示。

V_w 、 H_w 及插入地址经单稳电路及与门后分别形成四个加亮信号, 该四个信号送或门形成加亮边框信号 W_w , W_d 送到 D/A 转换器的最高位, 与送来的最高位数据相或即可。

2.6 视频切换开关

视频切换开关采用模拟开关电路 CD4066, 电路较简单, 不再赘述。

3 结论

上述设计方案采用了 8 比特高速 A/D 转换器, 因此图像清晰度有较大提高, 便于批量生

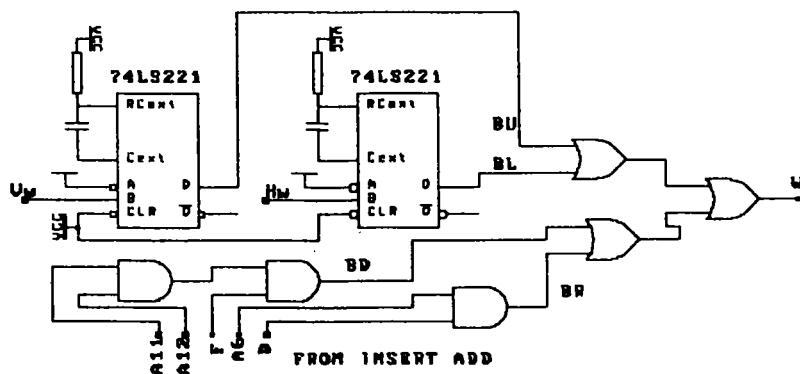


图 7 边框加亮信号产生电路

产及商品化。

如果将上述存储器的容量扩大到九倍(为降低成本,可采用动态 RAM,但需加刷新电路),并且对频道选择自动扫描,则可很方便地制成九画面彩电,其中八个画面为静止图像,一个为活动图像。

参 考 文 献

- 1 张兆扬. 数字电视原理. 北京: 科学出版社, 1989, 15~30
- 2 张兆扬. 6bit 双画面彩色电视机的设计. 电子技术, 1990, (7), 7~11
- 3 Wada R, Ishii Y. Digital color TV. Canadian Electronics Engineering, June 1986, 46~49

Design Discussion on 8 Bits PIP Colour TV

Zeng Guang Xing

Abstract This paper gives out the theory of design and circuits on 8 bits PIP colour TV set using highly rate video ADC and 64Kb RAM. The image quality is excellent.

Key words PIP; digital; sub-picture; main picture; field memory